



SEU 2012

**ELEKTRONIK
(ELECTRONICS)**

Chapter 3

Field Effect Transistor (FET)

Dr. Norlaili Mat Safri



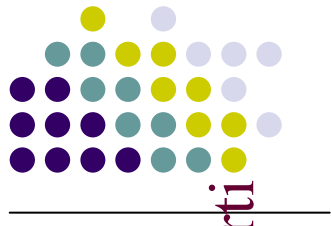
In this chapter, we will learn:

- 1. JFET construction and schematic symbol**
- 2. I-V characteristics & operating region**
- 3. JFET biasing circuit**
- 4. DC Analysis**
- 5. AC Analysis**



Background:

- Transistor kesan medan (Field Effect Transistor) @ FET merupakan transistor ekakutub (unipolar) di mana pengaliran arus hanya disebabkan oleh pembawa arus majoriti sahaja iaitu samada lubang (hol) atau elektron.
- Keadaan ini berbeza dengan BJT yang merupakan peranti dwikutub (bipolar) di mana pengaliran arus disebabkan kedua-dua pembawa arus majoriti dan minoriti iaitu elektron dan lubang (hol).
- FET merupakan peranti kawalan voltan di mana voltan pada satu terminal iaitu V_{GS} mengawal jumlah arus I_D yang mengalir melalui peranti tersebut. Manakala BJT adalah peranti kawalan arus di mana arus I_B mengawal arus I_C .
- FET terbahagi kepada dua jenis iaitu transistor kesan medan simpang (**Junction FET @ JFET**) dan transistor kesan medan separuh pengalir oksida logam (Metal Oxide Semiconductor FET @ MOSFET).



Background:

- FET mempunyai beberapa kelebihan berbanding BJT seperti berikut:-
 1. Mempunyai rintangan masukan yang tinggi iaitu beberapa $M\Omega$ untuk FET berbanding dengan beberapa $k\Omega$ untuk BJT.
 2. FET sesuai digunakan untuk merekabentuk get-get logik kerana ia tidak menghasilkan voltan ofset.
 3. FET kurang dipengaruhi oleh hingar berbanding BJT di mana ia sesuai digunakan pada peringkat masukan untuk penguat tahap-rendah terutamanya dalam sistem audio.
 4. FET lebih stabil dari segi suhu berbanding dengan BJT dimana titik-Q bagi FET tidak mudah berubah dengan perubahan suhu berbanding BJT.
 5. FET adalah lebih kecil berbanding BJT dari segi saiz pembuatan. Oleh itu FET terutamanya jenis MOSFET menggunakan ruang yang lebih kecil dalam litar bersepadu (Integrated Circuit@IC) berbanding BJT.



JFET Construction & Schematic Symbol

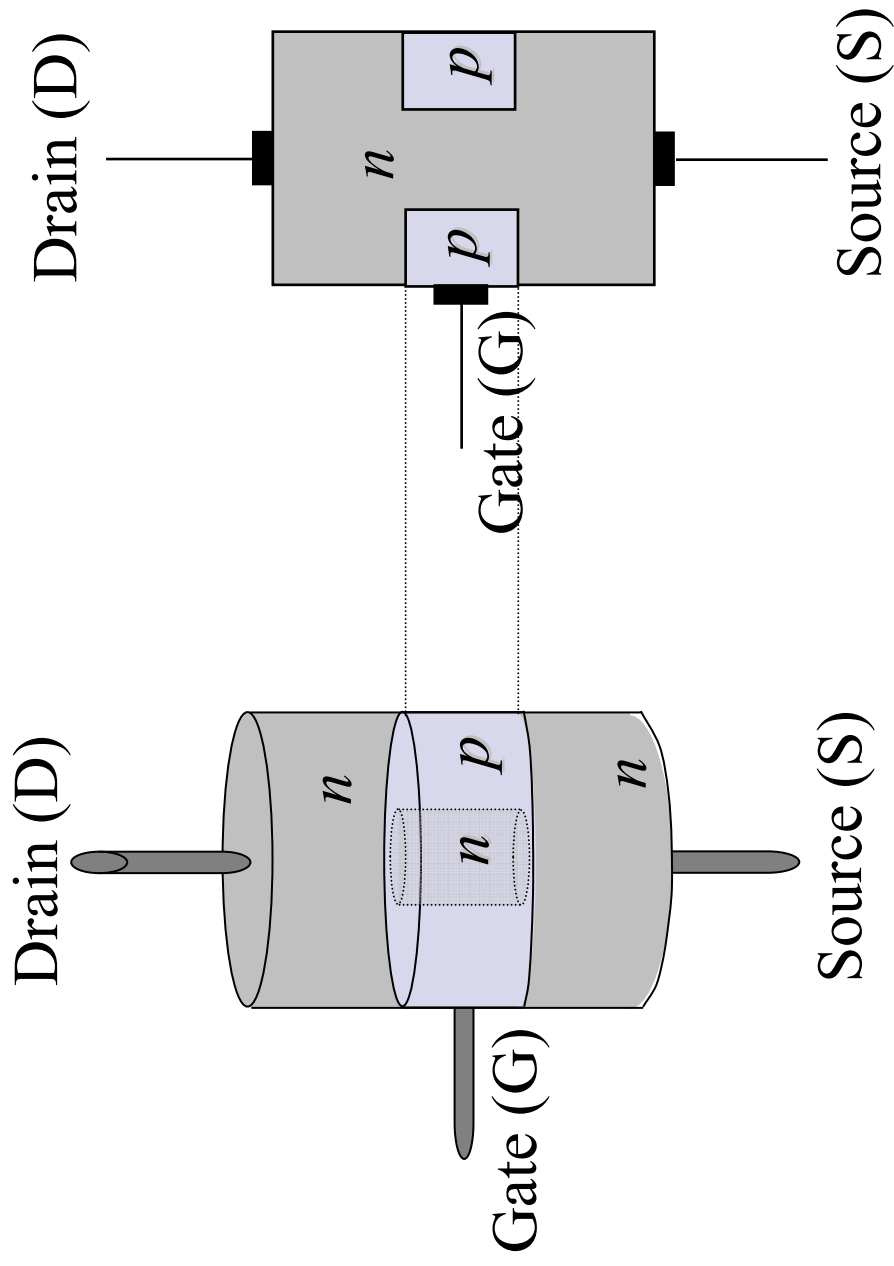


Fig.1: N-channel JFET

JFET Construction & Schematic Symbol

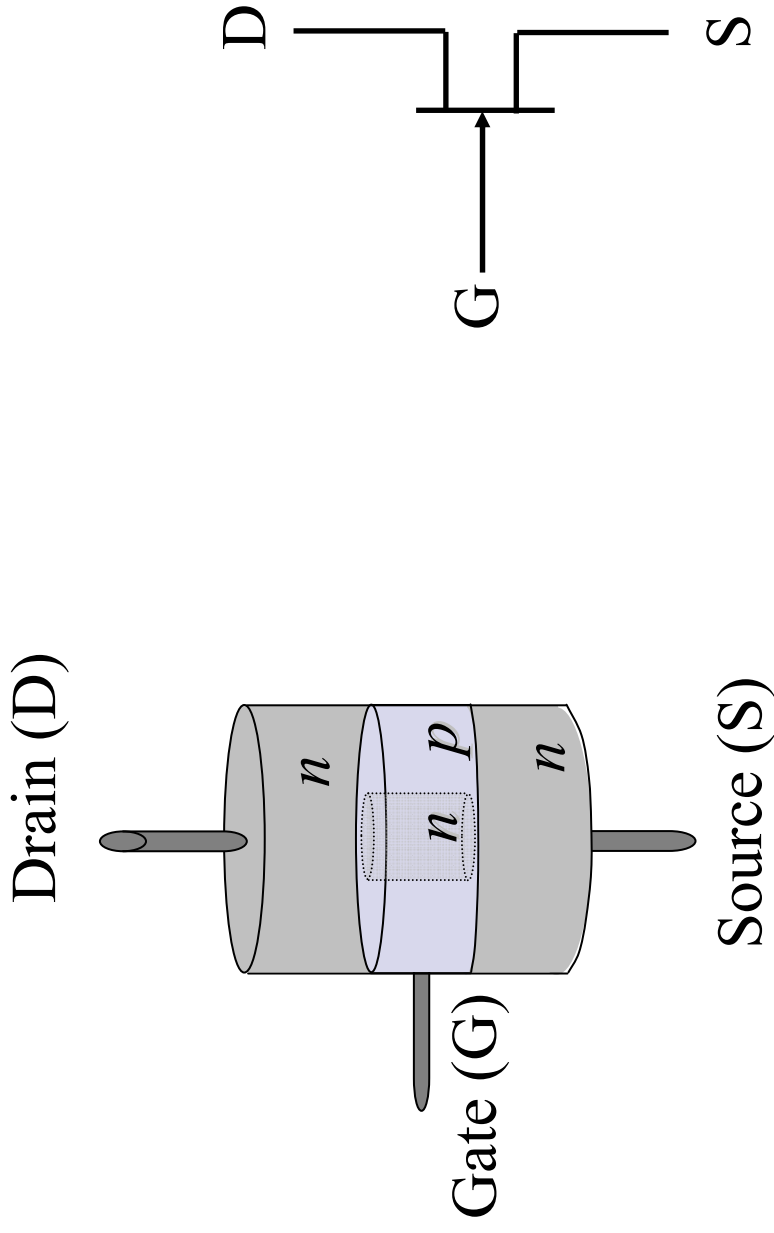


Fig.2: Schematic symbol of N-channel JFET

JFET I-V Characteristics

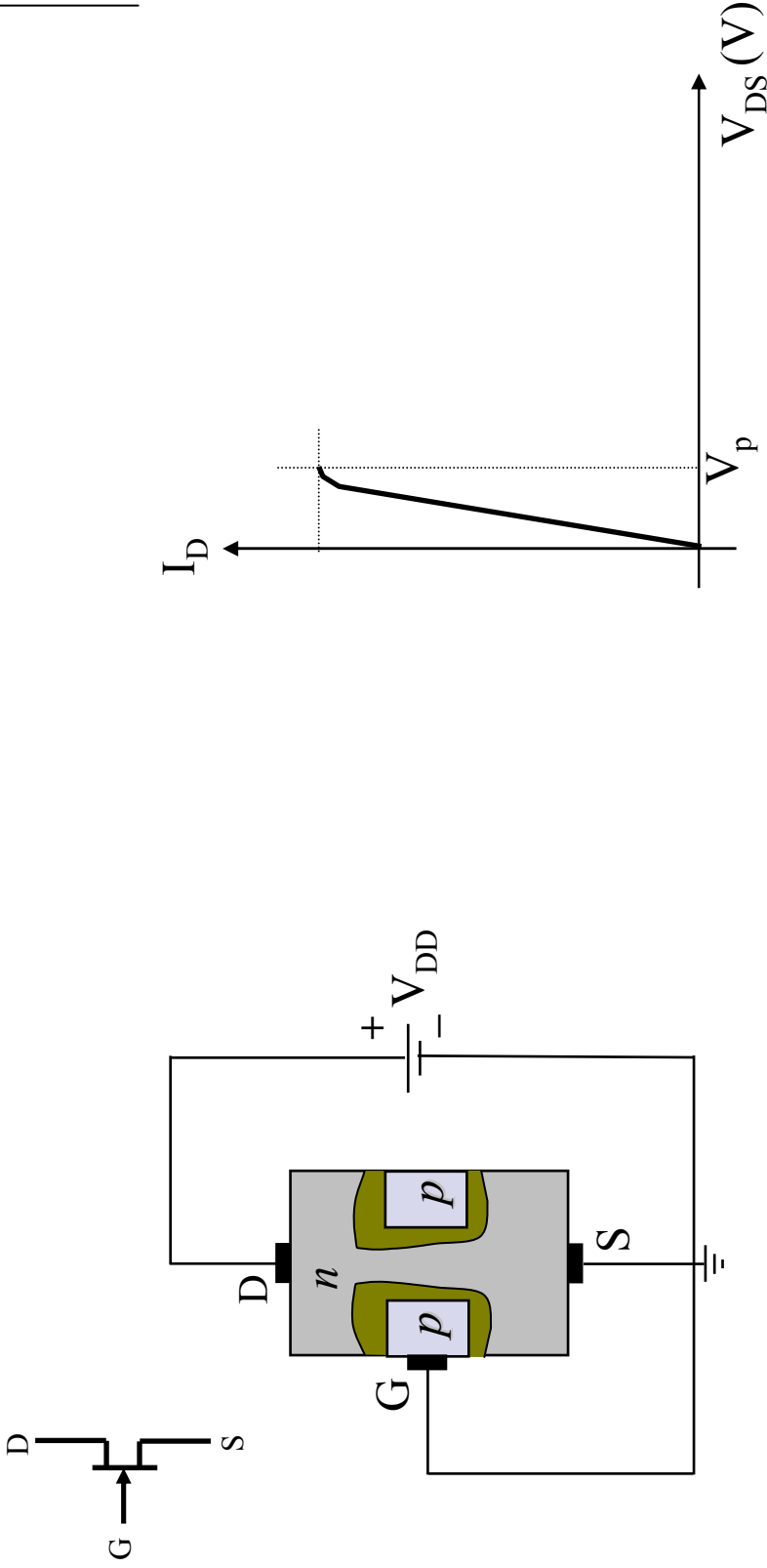


Fig.1: N-channel JFET (Drain characteristics)

JFET I-V Characteristics

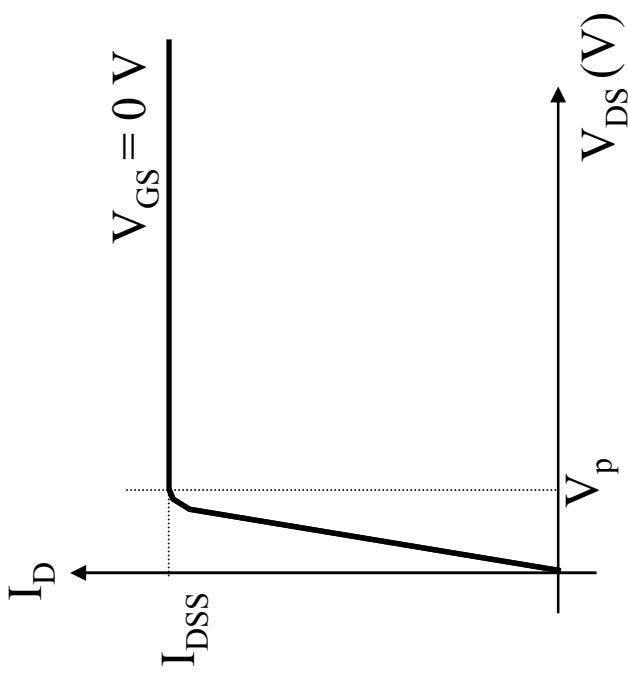
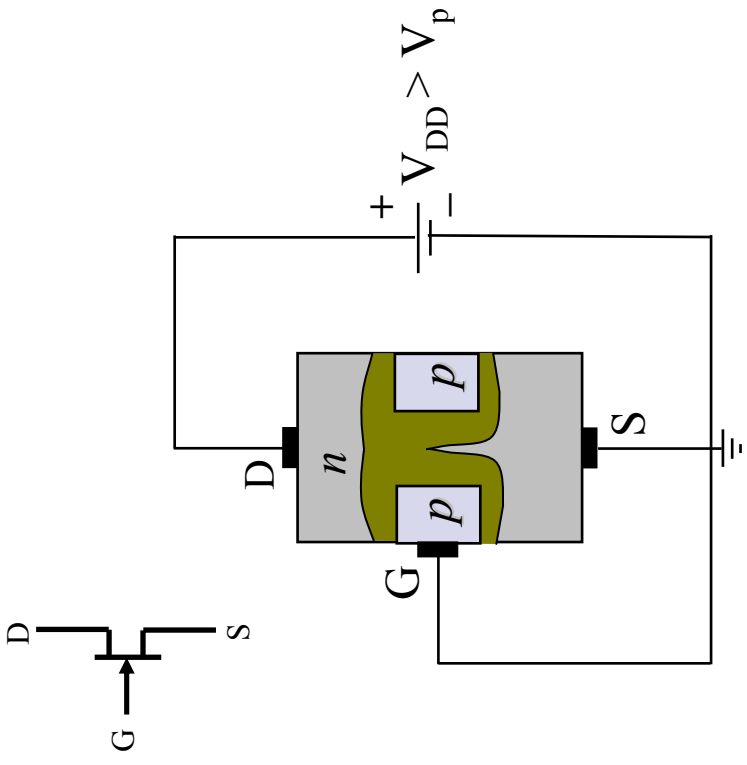


Fig.1: N-channel JFET (Drain characteristics)

JFET I-V Characteristics

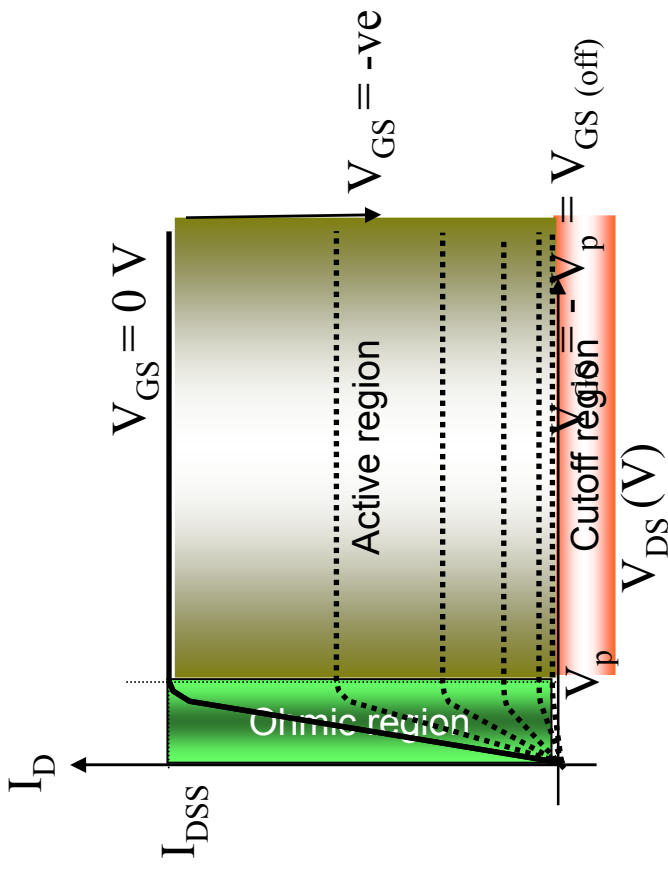
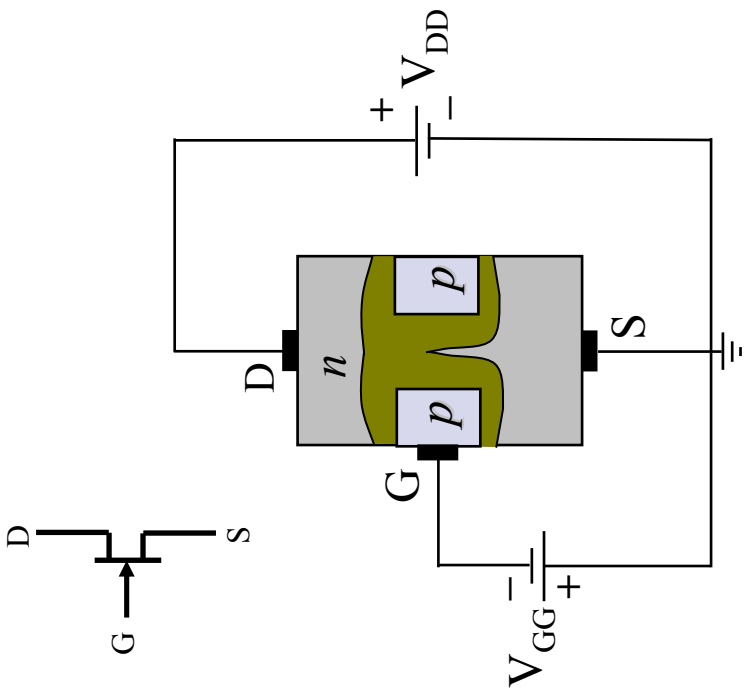


Fig.1: N-channel JFET (Drain characteristics)



JFET I-V Characteristics

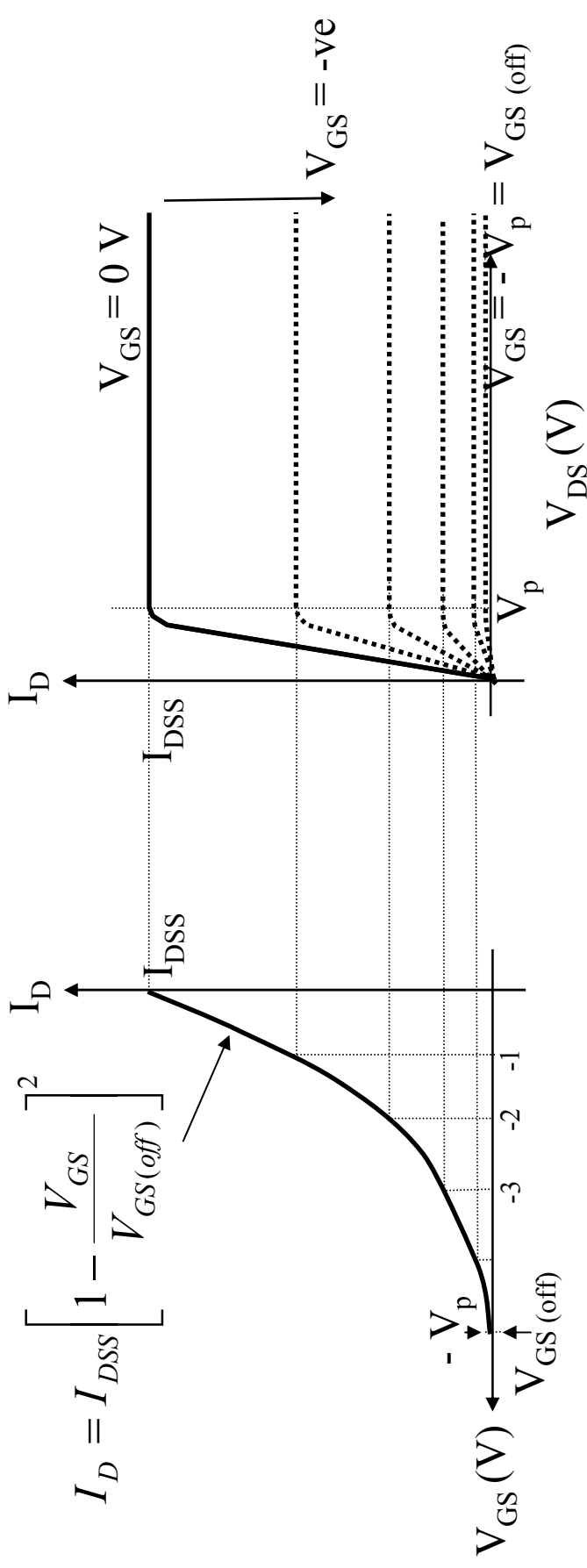


Fig.2: N-channel JFET (Input characteristics)



PARAMETER ARUS-ULANGALIK (AU) JFET

- Kealiran-pindah hadapan punca-sepunya (Common source forward transconductance)
- g_m (juga dikenali sebagai g_{fs})
- Unit g_m ialah Siemens (S)

Dimana;

$$g_m = g_{mo} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)$$

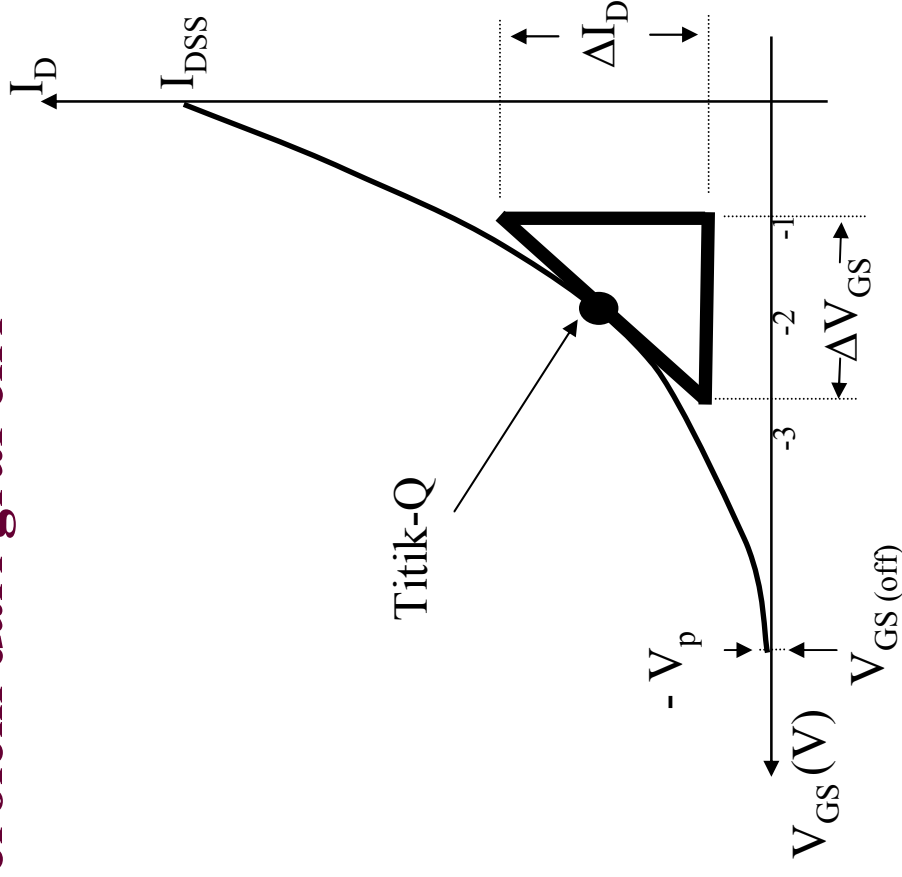
$$g_{mo} = \frac{2I_{DSS}}{V_{GS(off)}} \quad \text{iaitu nilai kealiran pindah semasa } V_{GS} = 0V$$



PARAMETER ARUS-ULANGALIK (AU) JFET

Nilai g_m juga boleh diperolehi dari graf ciri pindah:

$$g_m = \left. \frac{\Delta I_D}{\Delta V_{GS}} \right|_{V_{DSQ}}$$





PARAMETER ARUS-ULANGALIK (AU) JFET

Secara penghampiran, rumus untuk menentukan nilai g_m ialah

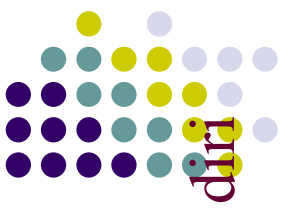
$$g_m = \frac{2I_{DSS}}{|V_{GS(off)}|} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)$$

tetapi $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$

atau $\left(1 - \frac{V_{GS}}{V_{GS(off)}} \right) = \sqrt{\frac{I_D}{I_{DSS}}}$

Maka $g_m = \sqrt{\frac{I_D}{I_{DSS}}} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)$

JFET PINCANGAN DIRI



1. Rajah berikut menunjukkan litar pe nguat JFET pincangan diri dengan pemuat CS bagi konfigurasi sumber sepunya (CS).

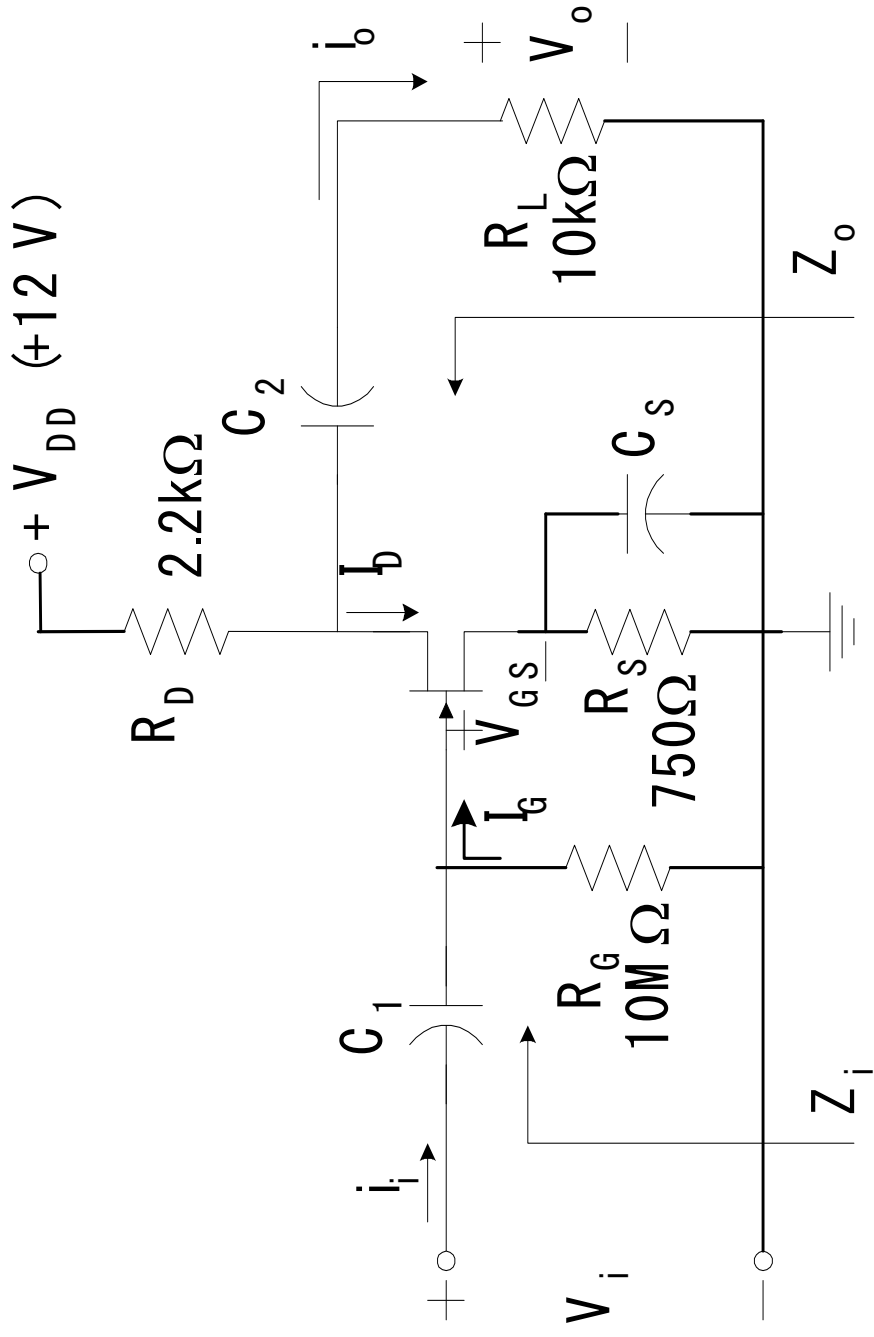
Diberi $I_{DSS} = 8 \text{ mA}$, $V_{GS(\text{off})} = -4 \text{ V}$ dan $Y_{OS} = 40 \mu\text{S}$.

- i. Kirakan titik kendalian AT iaitu nilai arus I_{DQ} dan voltan V_{GSQ} .
- ii. Kirakan nilai-nilai parameter model hibrid- π iaitu g_m dan r_d .
- iii. Lukiskan litar setara AU pada frekuensi pertengahan.
- iv. Kirakan galangan masukan Z_i dan galangan keluaran Z_o .
- v. Kirakan gandaan voltan $A_v = V_o / V_i$ dan gandaan arus

$$A_i = i_o / i_i.$$



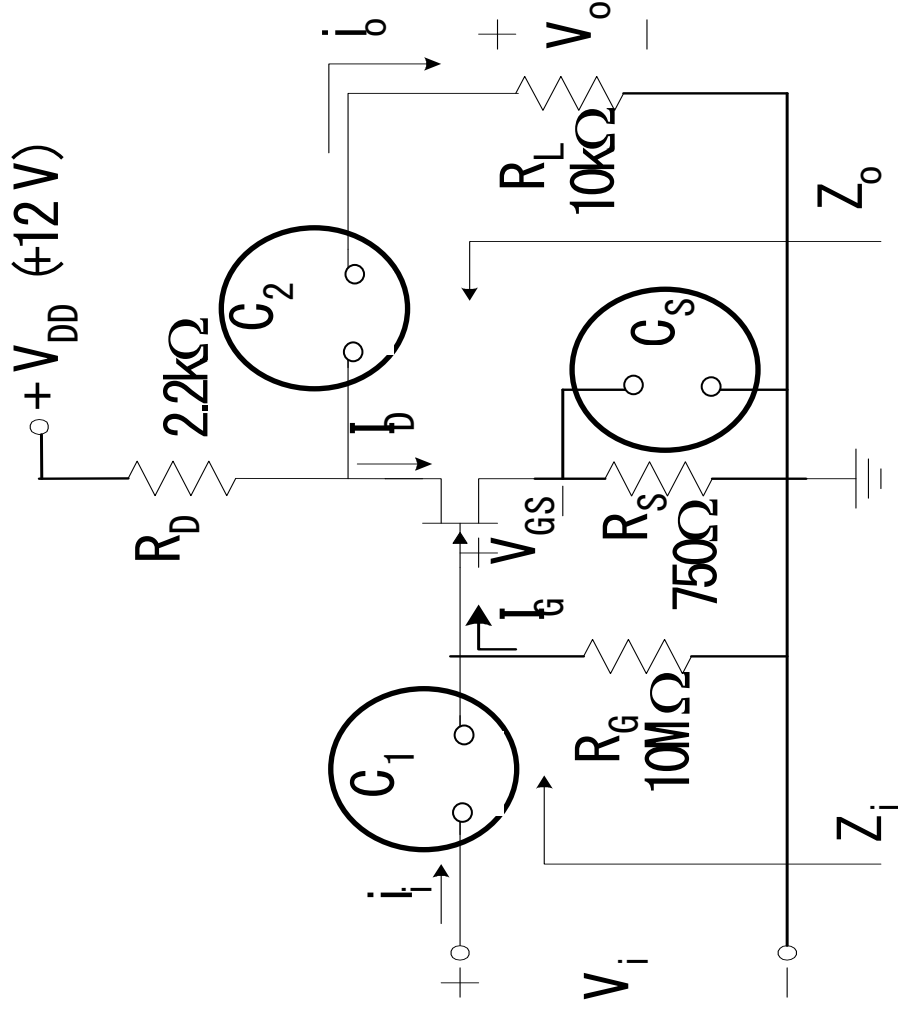
JFET PINCANGAN DIRI





JFET PINCANGAN DIRI

-Analysis AT (DC Analysis)-



i. Analisis AT

Semua pemuat (capacitor) hendaklah dilitarbukakan.

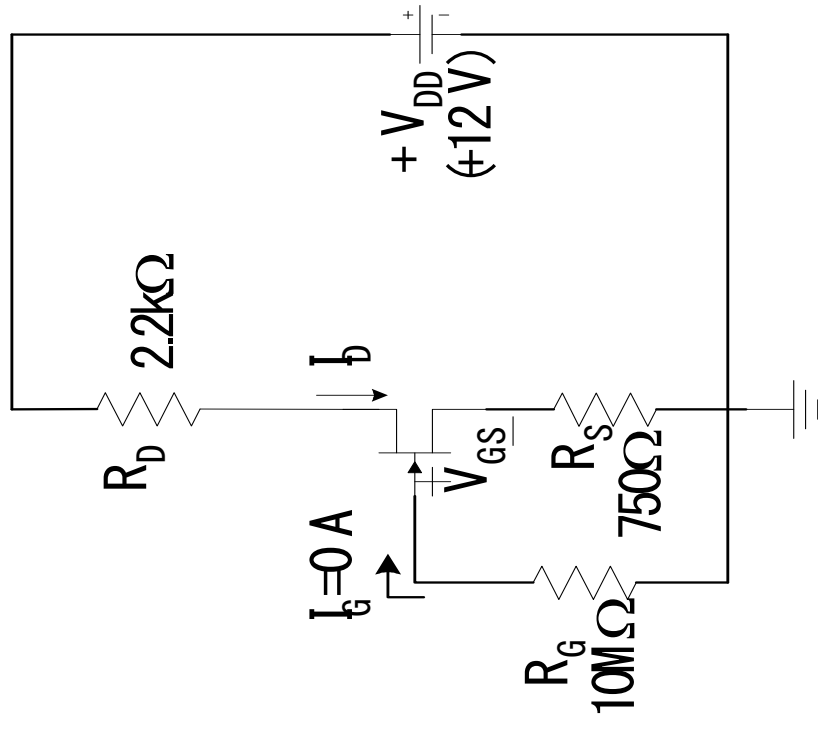
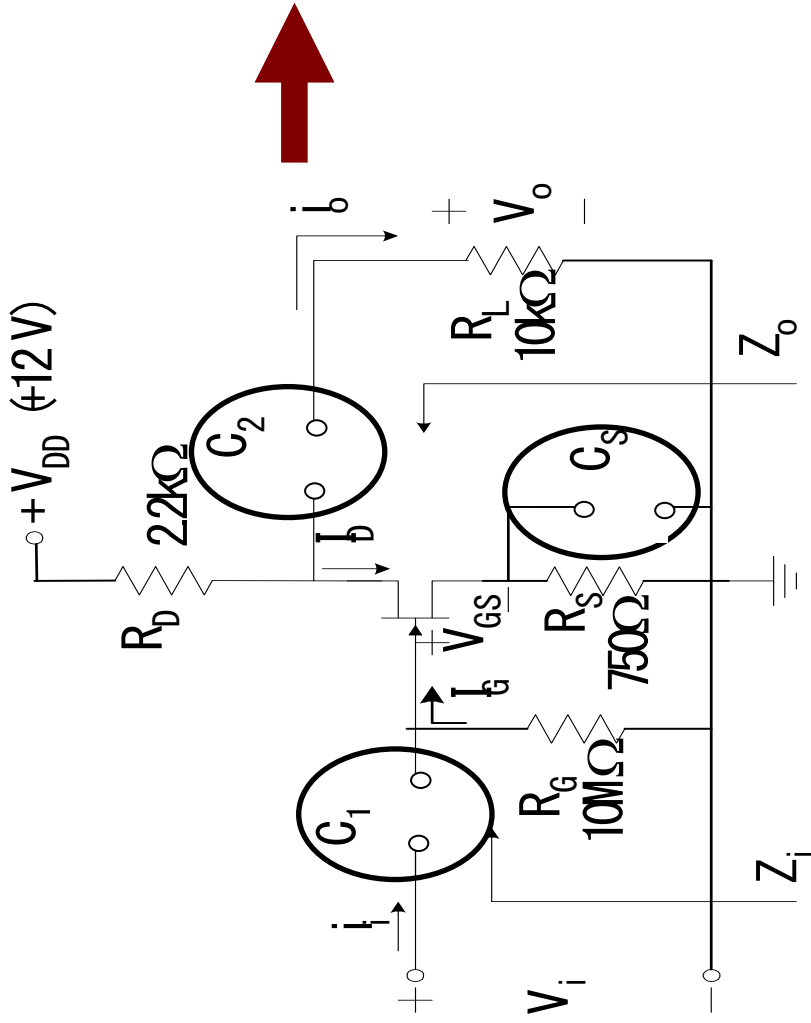
JFET PINCANGAN DIRI

-Analysis AT (DC Analysis)-



Analisis AT

Semua pemuat (capacitor) hendaklah dilitarbukakan.



JFET PINCANGAN DIRI

-Analisis AT (DC Analysis)-



1. Gelung I

$$V_{GS} + V_{GS} + V_{RS} = 0$$

$$I_G R_G + V_{GS} + I_S R_S = 0$$

Oleh karena $I_G = 0A$ dan $I_S = I_D$

$$\therefore V_{GS} = -I_D R_S \quad \dots(i)$$

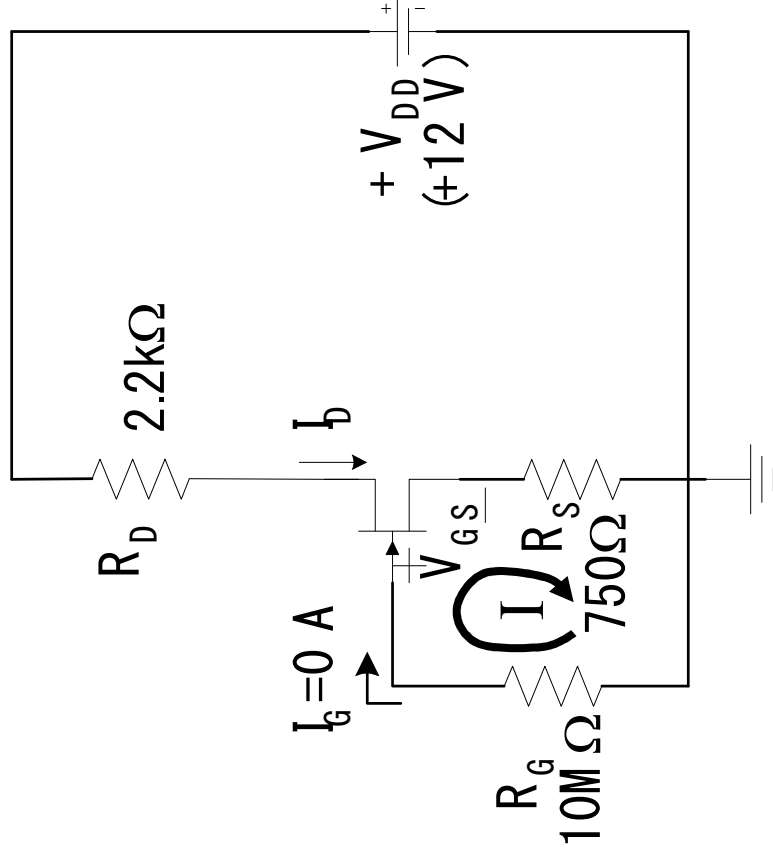
$$\text{Diketahui juga } I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$

Diberi $I_{DSS} = 8mA$ dan $V_{GS(off)} = -4V$, maka

$$I_D = (8m) \left(1 - \frac{V_{GS}}{(-4)} \right)^2$$

Masukkan persamaan (i) ke dalam persamaan di atas

$$I_D = (8m) \left(1 - \frac{(-I_D R_S)}{(-4)} \right)^2$$



JFET PINCANGAN DIRI

-Analisis AT (DC Analysis)-



1. Gelung I

...samb.

$$\therefore 281.25I_D^2 - 4I_D + 8m = 0$$

Dengan menggunakan rumus

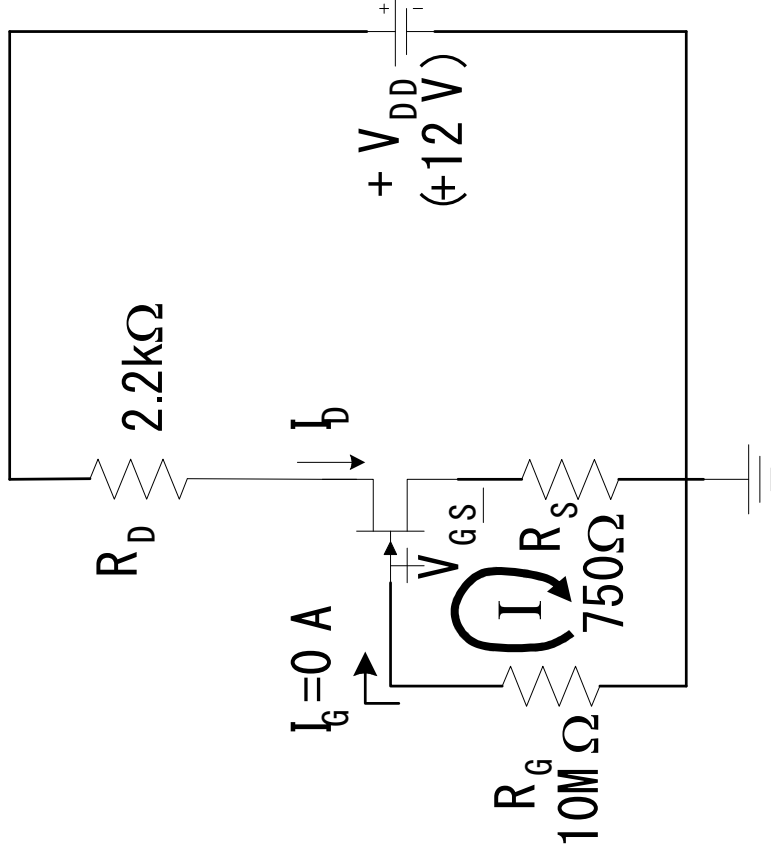
$$I_D = \frac{-b \pm \sqrt{b^2 - 4ac}}{2a}$$

$$I_D = \frac{4 \pm \sqrt{(4)^2 - 4(281.25)(8m)}}{2(281.25)}$$

$$I_D = 2.42 \text{ mA @ } 11.81 \text{ mA}$$

Oleh karena $I_D \leq I_{DSS}$, maka

$$I_D = 2.42 \text{ mA}$$





JFET PINCANGAN DIRI

-Analisis AT (DC Analysis)-

1. Gelung I

... samb.

Sekiranya $I_D = 2.42mA$

Dari rumus(i)

$$V_{GS} = -I_D (750)$$

$$V_{GS} = -(2.42m)(750)$$

$$\therefore V_{GS} = -1.82V$$

Sekiranya $I_D = 11.81mA$

Dari rumus(i)

$$V_{GS} = -I_D (750)$$

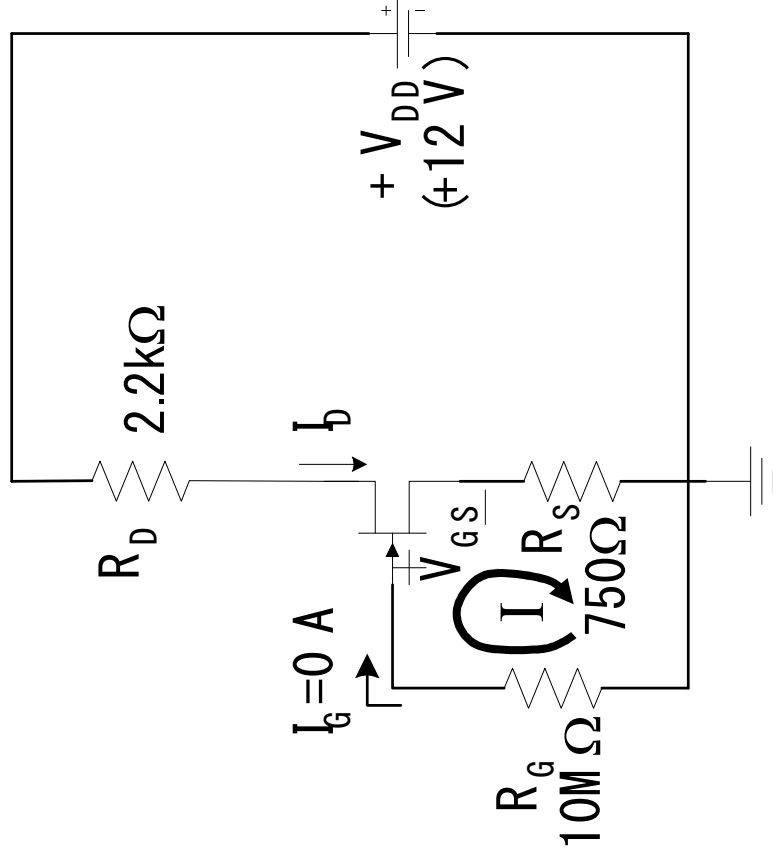
$$V_{GS} = -(11.81m)(750)$$

$$\therefore V_{GS} = -8.86V$$

Oleh kerana $V_{GS} > V_{GS(off)}$ (bagi $N - ch$)

$\therefore V_{GS}$ sebenar adalah $V_{GS} = -1.82V$ dan

$$\underline{\underline{I_S = I_D = 2.42mA}}$$



JFET PINCANGAN DIRI

- Analisis AU (AC Analysis) -



ii.

- Kealiranpindah g_m

$$\begin{aligned} g_m &= \frac{2I_{DSS}}{|V_{GS(off)}|} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right) \\ &= \frac{2(8m)}{4} \left(1 - \frac{(-1.82)}{(-4)} \right) \\ &= 2.18 (mS) \end{aligned}$$

- Rintangan r_d

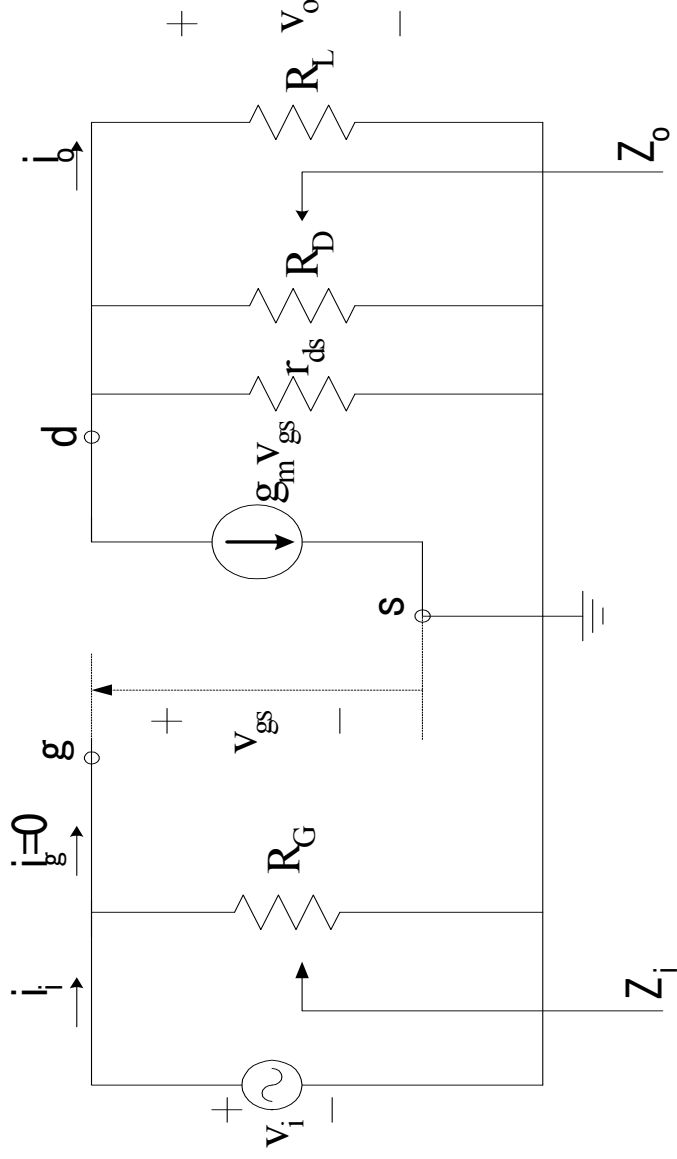
$$\begin{aligned} r_d @ r_{ds} &= \frac{1}{Y_{OS}} \\ &= \frac{1}{40 \mu S} \\ &= 25 (k\Omega) \end{aligned}$$

JFET PINCANGAN DIRI

-Analisis AU (AC Analysis)-



iii. Litar setara AU adalah seperti di bawah.



Analisis AU

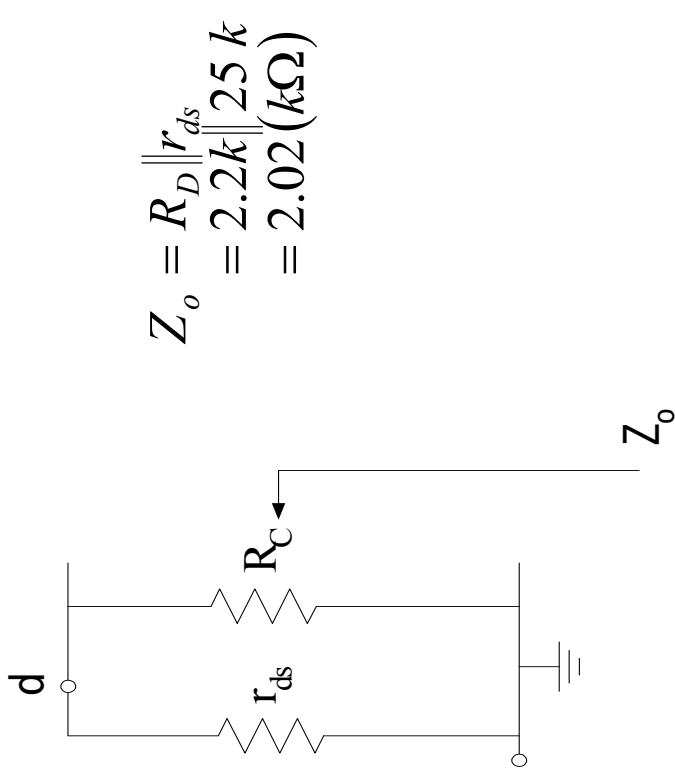
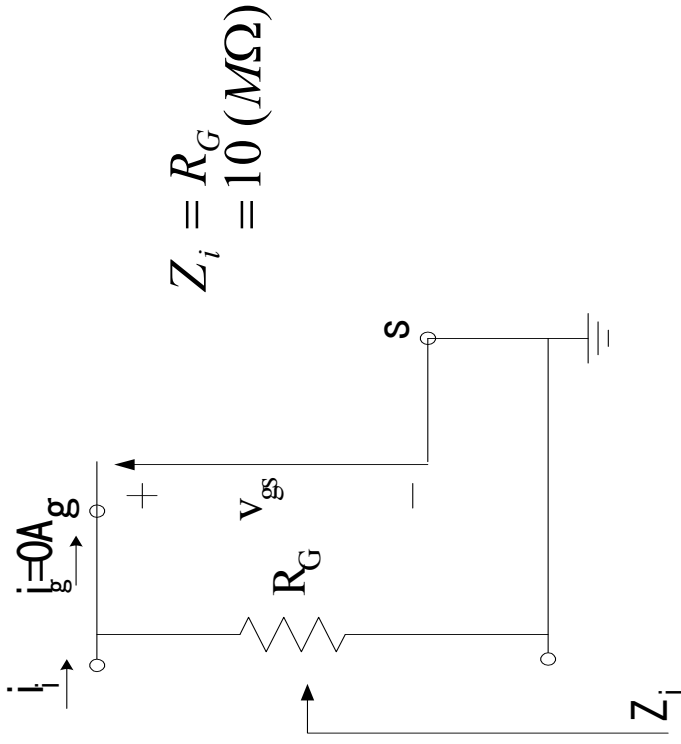
Semua bekalan voltan (cth V_{CC}) dan semua pemuat (cth C_1 dan C_2) hendaklah dipintaskan.

JFET PINCANGAN DIRI

-Analisis AU (AC Analysis)-



- iv.
- Galangan masukan Z_i
 - Galangan keluaran Z_o



JFET PINCANGAN DIRI

-Analisis AU (AC Analysis)-



- V.
- Gandaan voltan A_v
 - Gandaan arus A_i

$$\begin{aligned} A_v &= \frac{V_o}{V_i} \\ &= -g_m (R_D \parallel r_{ds} \parallel R_L) \\ &= -(2.25m)(1.68k) \\ &= -3.78 \end{aligned}$$

$$\begin{aligned} A_i &= \frac{i_o}{i_i} \\ &= -\frac{R_D \parallel r_{ds}}{(R_D \parallel r_{ds}) + R_L} g_m Z_i \\ &= -\frac{2.02 k\Omega}{2.02 k\Omega + 10k\Omega} (2.25 mS)(10M\Omega) \\ &= -3781 \end{aligned}$$

$$\begin{aligned} V_o &= -g_m V_{gs} (R_D \parallel r_{ds} \parallel R_L) \\ V_i &= V_{gs} = i_i Z_i \\ i_o &= -\frac{Z_o}{Z_o + R_L} (g_m V_{gs}) \end{aligned}$$